

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re U.S. Patent Application of)
)
ISHIHARA et al.)
)
Application Number: To be Assigned)
)
Filed: Concurrently Herewith)
)
For: LIQUID CRYSTAL DISPLAY DEVICE)
)
ATTORNEY DOCKET NO. HITA.0411)

Honorable Assistant Commissioner
for Patents
Washington, D.C. 20231

**REQUEST FOR PRIORITY
UNDER 35 U.S.C. § 119
AND THE INTERNATIONAL CONVENTION**

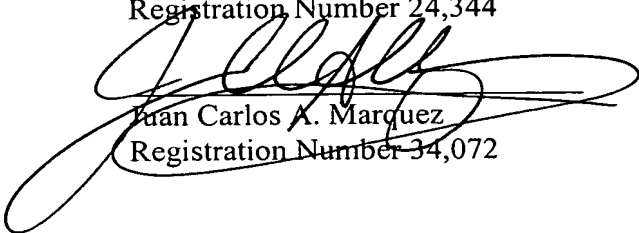
Sir:

In the matter of the above-captioned application for a United States patent, notice is hereby given that the Applicant claims the priority date of July 15, 2002, the filing date of the corresponding Japanese patent application 2002-205768.

A certified copy of Japanese patent application 2002-205768, is being submitted herewith. Acknowledgment of receipt of the certified copy is respectfully requested in due course.

Respectfully submitted,

Stanley P. Fisher
Registration Number 24,344


Juan Carlos A. Marquez
Registration Number 34,072

REED SMITH LLP
3110 Fairview Park Drive
Suite 1400
Falls Church, Virginia 22042
(703) 641-4200
July 14, 2003

日本国特許庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出願年月日

Date of Application:

2002年 7月15日

出願番号

Application Number:

特願2002-205768

[ST.10/C]:

[JP2002-205768]

出願人

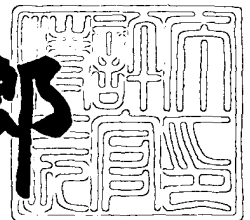
Applicant(s):

株式会社 日立ディスプレイズ

2003年 5月30日

特許庁長官
Commissioner,
Japan Patent Office

太田信一郎



出証番号 出証特2003-3016527

【書類名】 特許願

【整理番号】 330200090

【提出日】 平成14年 7月15日

【あて先】 特許庁長官殿

【国際特許分類】 G02F 1/133

【発明者】

 【住所又は居所】 千葉県茂原市早野 3 3 0 0 番地 株式会社 日立製作所
 ディスプレイグループ内

 【氏名】 石原 勝義

【発明者】

 【住所又は居所】 千葉県茂原市早野 3 3 0 0 番地 株式会社 日立製作所
 ディスプレイグループ内

 【氏名】 濱本 辰雄

【特許出願人】

 【識別番号】 000005108

 【氏名又は名称】 株式会社 日立製作所

【代理人】

 【識別番号】 100093506

 【弁理士】

 【氏名又は名称】 小野寺 洋二

 【電話番号】 03-5541-8100

【手数料の表示】

 【予納台帳番号】 014889

 【納付金額】 21,000円

【提出物件の目録】

 【物件名】 明細書 1

 【物件名】 図面 1

 【物件名】 要約書 1

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 液晶表示装置

【特許請求の範囲】

【請求項 1】

画素電極と、これに対応するアクティブ素子及びカラーフィルタ層を夫々含む複数の画素領域がマトリクス状に配列された第 1 基板と、前記画素電極との間に電界を形成するための共通電極を形成した第 2 基板と、前記第 1 基板及び前記第 2 基板の間に液晶層とを有する液晶パネルを具備する液晶表示装置であって、

前記第 1 基板の画素領域の夫々には、前記アクティブ素子の駆動出力端子に電氣的に接続した導電性薄膜からなる第 1 の電極層が設けられ、

前記画素領域内の夫々にて前記カラーフィルタ層の一部に形成した当該カラーフィルタ層の開孔部と、

前記カラーフィルタ層の上層にて前記画素電極を形成し、且つ前記第 1 の電極層と前記開孔部を通して電氣的に接続される第 2 の電極層とが設けられていることを特徴とする液晶表示装置。

【請求項 2】

前記第 1 の電極層は前記画素領域のほぼ全域に有し、前記第 2 の電極層は前記第 1 の電極層と同等の面積で前記カラーフィルタを覆って形成されていることを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 3】

前記開孔が前記アクティブ素子の前記駆動出力端子の形成位置から離れた位置に有することを特徴とする請求項 1 または 2 に記載の液晶表示装置。

【請求項 4】

前記開孔が前記アクティブ素子の前記駆動出力端子の形成位置に有することを特徴とする請求項 1 または 2 に記載の液晶表示装置。

【請求項 5】

前記第 1 の電極層は前記アクティブ素子の前記駆動出力端子の形成位置近傍に有し、前記カラーフィルタ層の前記開孔が前記アクティブ素子の前記駆動出力端子の形成位置近傍に有することを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 6】

画素電極と、これを駆動するアクティブ素子及びこれに対応して形成されるカラーフィルタ層を夫々含む複数の画素領域がマトリクス状に配列された第 1 基板と、前記画素電極との間に電界を形成するための共通電極を形成した第 2 基板とを有し、且つ前記第 1 基板と前記第 2 基板との間に液晶層を挟持した液晶パネルを具備する液晶表示装置であって、

前記第 1 基板の画素領域には前記アクティブ素子の駆動出力端子に電氣的に接続した導電性薄膜からなる第 1 の電極層が設けられ、

前記カラーフィルタ層は、前記画素領域内で前記第 1 の電極層上に当該第 1 の電極層の一部を露呈する露呈部を設ける如く形成され、

前記カラーフィルタ層の上層にて前記画素電極を形成し、且つ前記第 1 の電極層と前記露呈部で電氣的に接続する第 2 の電極層が設けられることを特徴とする液晶表示装置。

【請求項 7】

前記カラーフィルタ層の一部の端縁における当該カラーフィルタ層が欠落して、前記第 1 の電極層の端縁から後退していることを特徴とする請求項 6 に記載の液晶表示装置。

【請求項 8】

前記カラーフィルタ層は、前記画素領域で少なくとも二つに分割されて前記第 1 の電極層を露呈する分割部を有し、前記第 1 の電極層と前記分割部で電氣的に接続して画素電極を構成する第 2 の電極層を有することを特徴とする請求項 6 に記載の液晶表示装置。

【請求項 9】

前記分割部が前記画素領域のほぼ中央に一箇所有するすることを特徴とする請求項 8 に記載の液晶表示装置。

【請求項 10】

前記第 2 の電極層と前記第 2 基板の前記共通電極とを橋絡して、前記第 1 基板と前記第 2 基板の間隙を規制するスペーサを有することを特徴とする請求項 1 ～ 9 の何れかに記載の液晶表示装置。

【請求項 1 1】

前記スペーサが、前記第 1 の電極層と前記第 2 の電極層を電氣的に接続する部分に有することを特徴とする請求項 1 0 に記載の液晶表示装置。

【請求項 1 2】

前記第 1 の電極層と前記第 2 の電極層を電氣的に接続する部分に対向する前記第 2 基板の部分に遮光層を有することを特徴とする請求項 1 ～ 1 1 の何れかに記載の液晶表示装置。

【請求項 1 3】

前記第 1 の電極層と前記第 2 の電極層を電氣的に接続する部分が前記アクティブ素子の前記駆動出力端子の形成位置に有する前記カラーフィルタ層の開孔であることを特徴とする請求項 1 2 に記載の液晶表示装置。

【請求項 1 4】

前記遮光層が前記カラーフィルタ層の前記開孔または前記第 1 の電極層の露呈部、もしくは前記分割部に対応する位置に有することを特徴とする請求項 1 2 に記載の液晶表示装置。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

本発明は、液晶表示装置に係り、特に、アクティブ素子を形成した基板側にカラーフィルタ層を有する液晶表示装置に関する。

【0 0 0 2】

【従来の技術】

ノート型コンピュータやコンピュータモニター、あるいはテレビ受像機用の高精細かつカラー表示が可能な液晶表示装置としてアクティブ・マトリクス型の液晶表示装置が多様されている。この種の液晶表示装置は、基本的には少なくとも一方がガラス板等の透明基板からなる二枚の基板の間に液晶層を挟持した所謂液晶パネルを有する。液晶パネルには、その周辺に駆動回路（駆動 IC）やその配線等が搭載、または形成され、制御回路基板や必要に応じてバックライト等の補助照明装置が組み合わされて液晶表示装置とされる。なお、以下では、液晶パネ

ル自体の構成の説明であっても便宜上、液晶表示装置として説明する。

【 0 0 0 3 】

上記液晶表示装置の一方の基板（以下、第 1 基板）には薄膜トランジスタや薄膜ダイオード等のアクティブ素子とこのアクティブ素子で駆動される画素電極を有し、他方の基板（以下、第 2 基板）には前記画素電極との間に液晶駆動用の電界を形成する共通電極が形成される、所謂縦電界方式（TN 方式）の液晶表示装置が知られている。この種のアクティブ・マトリクス型の液晶表示装置を開示したものとしては、例えば、特開昭 6 3 - 3 0 9 9 2 1 号公報を挙げることができる。

【 0 0 0 4 】

一方、第 1 基板側に上記の共通電極を形成して液晶層に印加する電界の方向を基板面とほぼ平行な方向とする、所謂横電界方式（IPS 方式）の液晶表示装置も実用化されている。この IPS 方式の液晶表示装置を開示したものとしては、2 枚の基板の一方に櫛歯電極を用いて非常に広い視野角を得るようにした特公昭 6 3 - 2 1 9 0 7 号公報等を挙げることができる。

【 0 0 0 5 】

上記の各方式の液晶表示装置において、フルカラー表示を行うために第 1 基板または第 2 基板に 3 色のカラーフィルタ層を設けている。このカラーフィルタ層は、第 2 基板側に設けたものが広く知られているが、第 1 基板側にカラーフィルタ層を形成する方式もある。何れの方式も、アクティブ素子で選択される画素電極と共通電極の間にある液晶層を通る光をカラーフィルタ層で色変調することでカラー表示を得るものである。

【 0 0 0 6 】

一般に、第 1 基板は画素を駆動する薄膜トランジスタ等のアクティブ素子をマトリクス状に有することからアクティブ・マトリクス基板とも称する。以下では第 1 基板をアクティブ・マトリクス基板、アクティブ素子を薄膜トランジスタとして説明する。このアクティブ・マトリクス基板にカラーフィルタ層を形成する方式は、対向して重ね合わせる第 2 基板との重ね合わせ工程が容易であるという利点を有する。以下、第 2 基板を対向基板とも称する。

【 0 0 0 7 】

【発明が解決しようとする課題】

アクティブ・マトリクス基板は、基板上に多数の薄膜トランジスタをマトリクス状に形成し、この薄膜トランジスタの駆動端子（出力端子）に第1の電極層を形成する。対向基板側にカラーフィルタを有する方式では、この第1の電極層は画素電極となるものであるが、本発明の液晶表示装置では、第1の電極層を覆ってカラーフィルタ層を形成し、このカラーフィルタ層の上層に上記第1の電極層とは別部材として形成される第2の電極層を設け、第1の電極層と電氣的に接続して画素電極とする。

【 0 0 0 8 】

後述する実施例では、第1の電極層と第2の電極層および対向基板に設ける共通電極は、全てITO（インジウム・チン・オキサイド）であるものとして説明するが、この他にIZO（インジウム・ジンク・オキサイド）その他の透明導電膜を用いることができる。それぞれの薄膜トランジスタが配置される領域を画素領域とし、この画素領域にカラーフィルタ層が塗布される。そして、このカラーフィルタ層を覆って画素電極となる第2の電極層を形成する。このとき、第2の電極層を第1の電極層に対して電氣的に接続する必要がある。

【 0 0 0 9 】

従来のこの種のカラーフィルター一体型アクティブ・マトリクス基板を採用する液晶表示装置では、カラーフィルタ層を形成後に薄膜トランジスタの駆動出力部にコンタクトホールを穿孔し、このコンタクトホールを通してカラーフィルタ層の上層に設ける電極層（画素電極）と薄膜トランジスタの駆動出力部とを電氣的に接続している。また、画素領域を避けた部分で第1の基板と第2の基板との間の電氣的接続を行う場合もあるが、画素領域を避けた部分には薄膜トランジスタの構成層やこの薄膜トランジスタに駆動のための各種信号を印加する配線等が存在するため、膜面が不整な場合が多い。そのため、電極層（画素電極）と薄膜トランジスタの駆動出力部と接続信頼性を大きくすることには限界があった。また、従来はカラーフィルタを形成後にコンタクトホールを形成する工程等を要する等、ホットグラフィー工程が多くなる等、特有の製造プロセスを採用する必要がある。

り、対向基板側にカラーフィルタを形成する、所謂カラーフィルタ分離型の場合に比べて製造工程数が多くなるという問題があり、これが解決すべき課題の一つとなっていた。

【 0 0 1 0 】

本発明の目的は、上記従来技術における課題を解決して低コストかつ高信頼性の液晶表示装置を得ることにあり、従来のカラーフィルタ分離型のアクティブ・マトリクス基板の製造工程を変更することなくカラーフィルター一体型アクティブ・マトリクス基板を得ることができる。

【 0 0 1 1 】

【課題を解決するための手段】

上記目的を達成するために、本発明は、アクティブ・マトリクス基板である第1基板の画素領域の夫々に、アクティブ素子の駆動出力端子に電氣的に接続した導電性薄膜からなる第1の電極層を設け、画素領域の夫々にカラーフィルタ層の一部に形成した開孔部、あるいは端縁が第1の電極層の一部を露呈した露呈部を有するカラーフィルタ層を形成する。このカラーフィルタ層を覆って画素電極となる第2の電極層を形成することにより、第2の電極層は第1の電極層と上記開孔部、あるいは露呈部を通して電氣的に接続される。第1の電極層は前記した従来のカラーフィルタ分離型のアクティブ・マトリクス基板と同等の構造であり、カラーフィルタ分離型では画素電極となるものである。

【 0 0 1 2 】

したがって、カラーフィルタ層の形成の前工程までは従来のカラーフィルタ分離型のアクティブ・マトリクス基板の製造プロセスをそのまま使用でき、対向基板との位置合わせも容易であり、スループットが向上し、低コスト化が可能である。また、第1の電極層と第2の電極層の電氣的接続部は画素領域にあるため、両電極層は高精度で接続され、信頼性が向上する。

【 0 0 1 3 】

さらに、上記電氣的接続部にアクティブ・マトリクス基板と対向基板の間の間隙を規制するスペーサを設けることで、光漏れが抑制される。さらに、カラーフィルタ層の開孔部、あるいは露呈部に対応する対向基板の部分に遮光層を設ける

ことにより、開口率は低下するものの、コントラストを向上することがでいる。

【 0 0 1 4 】

なお、本発明は、上記の構成および後述する実施例の構成に限定されるものではなく、本発明の技術思想を逸脱することなく種々の変更が可能であることは言うまでもない。

【 0 0 1 5 】

【発明の実施の形態】

以下、本発明の実施の形態について、実施例の図面を参照して詳細に説明する。図 1 は本発明の液晶表示装置を構成する画素部の平面図であり、理解を容易にするため、各構成層の一部を破断し、あるいは除去して示す。また、図 2 ～図 5 はそれぞれ図 1 の A - A' 線、B - B' 線、C - C' 線、D - D' 線で切断した断面図である。なお、以下の実施例では、アクティブ素子として薄膜トランジスタを用いた例で説明する。各図中、参照符号 S U B 1 は第 1 基板であるアクティブ・マトリクス基板、S U B 2 は第 2 基板（対向基板）、T F T は単位画素を駆動する薄膜トランジスタである。

【 0 0 1 6 】

アクティブ・マトリクス基板 S U B 1 の内面には、モノクロ表示の場合の 1 画素を構成する一つの単位画素、あるいはカラー表示の場合のカラー 1 画素を構成する赤（R）、緑（G）、青（B）の各単位画素は 2 本のデータ線（以下、ドレイン線）D L と 2 本の走査線（以下、ゲート線）G L で囲まれた領域（画素領域）に形成される。この単位画素をオン／オフ駆動する薄膜トランジスタ T F T は画素領域の一郭に形成される。図 2 ～図 4 はアクティブ・マトリクス基板 S U B 1 に薄膜トランジスタ T F T および画素電極等を形成する工程を説明しており、図 5 はアクティブ・マトリクス基板 S U B 1 に対向基板 S U B 2 を貼り合わせ、内部に液晶層を封入した状態を示す。

【 0 0 1 7 】

図 2 において、ゲート線 G L の一部は薄膜トランジスタ T F T のゲート電極となり、その上に第 1 の絶縁層 I N 1 を介して半導体層 S I が所要のパターンに形成され、この半導体層 S I 上にアルミニウム、クロム、モリブデン、その他の金

属膜の成膜とパターニングでソース電極SD1およびドレイン電極SD2が形成される。そして、その上層には第2の絶縁層IN2が形成される。第2の絶縁層IN2にコンタクトホールTHを穿ち、このコンタクトホールTHを通してインジウム・チン・オキドを好適とする導電層を蒸着等で成膜し、ソース電極SD1と電氣的に接続された第1の電極層ITO1を画素領域毎にその大略全域にわたる範囲に形成する（図1参照）。

【0018】

そして、画素領域内の第1の電極層ITO1を覆って各色のカラーフィルタ層が塗布される。図3は図1のB-B'線の沿った断面を示す。この画素には緑（G）のカラーフィルタ層CF（G）が形成される。このとき、カラーフィルタ層の一部に開孔部CFHを設ける。開孔部CFH内には下層にある第1の電極層ITO1が見えている。

【0019】

次に、図4に示したように、カラーフィルタ層CFを覆って第2のデータ層ITO2を蒸着等で形成する。図4は青の蛍光体層CF（B）の単位画素の部分の断面図である。図示されたように、第2の電極層ITO2はカラーフィルタ層CFの開孔部CFHを通して第1の電極層ITO1と電氣的に接続される。この第2の電極層ITO2は画素電極となる。その後、第2の電極層ITO2の上層に配向膜を形成してアクティブ・マトリクス基板が完成する。なお、配向膜は図示は省略した。

【0020】

図5は上記のようにして製造されたアクティブ・マトリクス基板に共通電極ITO3を有する対向基板である第2基板SUB2を液晶層CLを介して貼り合わせた状態を示す図1のD-D'線の沿った断面図である。

【0021】

本実施例の液晶表示装置では、アクティブ・マトリクス基板側に形成したカラーフィルタ層CFの上に画素電極である第2の電極層ITO2と対向基板SUB2に共通電極ITO3の間に形成される電界で液晶層CLの配向が制御され、所定の色の単位画素が駆動されて画像表示が行われる。カラーフィルタ層CFに設

ける開孔部 C F H の面積比をあまり大きくすると色相の劣化が目立つので、この大きさは 1 % ~ 2 0 % とするのが望ましい。この面積比は液晶パネルのサイズや実装する電子機器の種類等、表示品質の要求性能を勘案して決めればよい。

【 0 0 2 2 】

本実施例によれば、従来のように、金属層で形成されたソース電極 S D 1（あるいはドレイン電極 S D 2）と画素電極であるインジウム・チン・オキサイドで形成される透明電極 I T O とを電氣的に接続のためのコンタクト層の形成を要せず、従ってこのようなコンタクト層の形成のためのプロセスを必要としない。また、アクティブ・マトリクス基板 S U B 1 は従来のカラーフィルタ分離型のアクティブ・マトリクス基板の製造プロセスをそのまま採用できるため、新規な製造設備を要しない。

【 0 0 2 3 】

さらに、第 1 の電極層 I T O 1 と第 2 の電極層 I T O 2 の電氣的接続部を画素領域の内部で行うため、画素領域の外側にはゲート線やドレイン線が存在するために、膜面が不整でかつコンタクトホールT Hの大きさ、位置に制限がある。本実施例によれば、このような部分にコンタクトホールT Hを形成しないため、第 1 の電極層 I T O 1 と第 2 の電極層 I T O 2 の電氣的接続を容易に、かつ確実に行うことはでき、信頼性が向上する。

【 0 0 2 4 】

そして、本実施例は、共に透明な第 1 の電極層 I T O 1 と第 2 の電極層 I T O 2 を直接接続するため、当該接続の信頼性が向上し、また、開口率の低下はなく、明るい画像表示を得ることができる。

【 0 0 2 5 】

図 6 は本発明の第 2 実施例を説明する図 1 と同様の画素部の平面図である。また、図 7 ~ 図 1 0 は図 6 の A - A' 線、B - B' 線、C - C' 線、D - D' 線で切断した断面図である。本実施例は、図 7 に示したように、アクティブ・マトリクス基板 S U B 1 上に薄膜トランジスタ T F T を形成し、薄膜トランジスタ T F T のソース電極 S D 1 と接続する第 1 の電極層 I T O 1 の形成までは第 1 実施例と同様であるので、繰り返しの説明は省略する。本実施例では、第 1 の電極層 I

ＴＯ１の上層に形成するカラーフィルタ層ＣＦＮＩ設ける開孔部ＣＦＨの位置を薄膜トランジスタＴＦＴのソース電極ＳＤ１の直上で第１の電極層ＩＴＯ１と当該ソース電極ＳＤ１との接続部分を含む部分としたものである。

【 0 0 2 6 】

薄膜トランジスタＴＦＴのソース電極ＳＤ１の部分は、画素領域でカラーフィルタ層の光透過に寄与しない部分である。したがって、ソース電極ＳＤ１を含んだ部分にカラーフィルタ層ＣＦの開孔部ＣＦＨを設けることで当該開孔部ＣＦＨにより色相の劣化を低減できる。図７～図１０は、カラーフィルタ層ＣＦの開孔部ＣＦＨの位置を除いては同様である。また、本実施例の他の効果は第１実施例と同様であるので繰り返しの説明は省略する。

【 0 0 2 7 】

図１１は本発明の第３実施例を説明する図１および図２と同様の画素部の平面図である。本実施例は、薄膜トランジスタＴＦＴのソース電極ＳＤ１に接続する第１の電極層ＩＴＯ１を当該ソース電極ＳＤ１の近傍のみに限定したものである。第１の電極層ＩＴＯ１はカラーフィルタ層ＣＦの上層に成膜する第２の電極層ＩＴＯ２との電氣的接続の機能を有するのみでよい。したがって、本実施例では、前記の各実施例のように画素領域の大略全域を覆って第１の電極層ＩＴＯ１を形成せずに、必要な部分にのみ第１の電極層ＩＴＯ１を形成した。

【 0 0 2 8 】

カラーフィルタ層ＣＦに設ける開孔部ＣＦＨは、この第１の電極層ＩＴＯ１の位置に合わせて形成する。そして、カラーフィルタ層ＣＦの上層に形成する画素電極となる第２の電極層ＩＴＯ２は、図中に参照符号ＣＯＴで示した部分で第１の電極層ＩＴＯ１と電氣的に接続される。

【 0 0 2 9 】

本実施例によれば、第１の電極層ＩＴＯ１を必要最小限の面積とすることで画素の透過率を向上できる。他の効果は前記の各実施例と同様であるので、繰り返しの説明は省略する。

【 0 0 3 0 】

図１２は本発明の第４実施例を説明する画素部の平面図である。本実施例では

、例えば第 1 実施例における第 1 の電極層 I T O 1 の上層に形成するカラーフィルタ層 C F の一部を当該第 1 の電極層 I T O 1 の端縁から後退させて塗布する。このカラーフィルタ層 C F の上に第 2 の電極層 I T O 2 を画素領域の大略全域に形成することで、上記カラーフィルタ層 C F の後退で露呈した第 1 の電極層 I T O 1 と電氣的に接続される。この接続部分を参照符号 C O T で示す。本実施例の効果は第 1 の実施例と同様である。

【 0 0 3 1 】

図 1 3 は本発明の第 5 実施例を説明する図 1 2 と同様の画素部の平面図である。本実施例では、例えば第 1 実施例における第 1 の電極層 I T O 1 の上層に形成するカラーフィルタ層 C F を第 1 の電極層 I T O 1 の領域で分割し、カラーフィルタ層 C F が露呈した露呈部を設けた。このカラーフィルタ層 C F の上に第 2 の電極層 I T O 2 を画素領域の大略全域に形成することで、上記カラーフィルタ層 C F の分割で露呈した第 1 の電極層 I T O 1 と画素領域内で電氣的に接続される。この接続部分を参照符号 C O T で示す。なお、カラーフィルタ層 C F の分割は図 1 3 に示したようにゲート線 G L の延在方向と平行な方向に限るものではなく、ドレイン線 D L と平行な方向、非平行な方向、あるいはそれらを組合せて分割数を 3 以上とすることも可能である。本実施例の効果は第 1 の実施例等と同様である。

【 0 0 3 2 】

図 1 4 は本発明の第 6 実施例を説明する画素部の平面図であり、理解を容易にするため、各構成層の一部を破断し、あるいは除去して示す。また、図 1 5 ～図 1 8 はそれぞれ図 1 4 の A - A ' 線、B - B ' 線、C - C ' 線、D - D ' 線で切断した断面図である。本実施例は、例えば図 1 で説明した本発明の第 1 実施例にスペーサを設けたものである。通常、アクティブ・マトリクス基板 S U B 1 と対向基板 S U B 2 の間隙を所定値に保持するために、両者の間にスペーサを介挿している。本実施例では、このスペーサを、アクティブ・マトリクス基板 S U B 1 に固定した、所謂柱状スペーサ S P としたものである。この柱状スペーサ S P は第 2 の電極層 I T O 2 の上、かつカラーフィルタ層 C F に設けた開孔部 C F H の直上に形成した。

【 0 0 3 3 】

図 1 5 と図 1 6 までは前記実施例と同様のプロセスで各層が形成される。その後、図 1 7 に示したように、柱状スペーサ S P をホトリソグラフィー技法などを用いてカラーフィルタ層 C F の開孔部 C F H に設ける。このとき、柱状スペーサ S P を遮光性材料で形成すれば、開口率は低下するが、当該開孔部 C F H からの光抜けを抑制してコントラストを向上することができる。なお、柱状スペーサに代えて粒状のスペーサ（スペーサビーズ）を設けてもよい。スペーサビーズはスプレーで散布されるが、このときに凹部を形成するカラーフィルタ層 C F の開孔部 C F H に当該スペーサビーズが配置される確率が大きくなる。スペーサビーズを用いる場合は、画素領域の内部にランダムに散布されるので、ガラスあるいはプラスチックの透明ビーズを用いるのが望ましい。

【 0 0 3 4 】

図 1 9 は本発明の第 7 実施例を説明する画素部の平面図であり、理解を容易にするため、各構成層の一部を破断し、あるいは除去して示す。また、図 2 0 ～図 2 3 はそれぞれ図 1 9 の A - A ' 線、B - B ' 線、C - C ' 線、D - D ' 線で切断した断面図である。本実施例は、図 6 で説明した本発明の第 2 実施例に相当するアクティブ・マトリクス基板 S U B 1 を用い、対向基板 S U B 2 におけるカラーフィルタ層 C F の開孔部 C F H に対応した部分に遮光膜 B S を設けたものである。

【 0 0 3 5 】

すなわち、図 2 0 ～図 2 2 は図 7 ～図 9 と同様であり、図 2 3 に示した対向基板 S U B 2 に遮光膜 B S を設けた。この遮光膜 B S は図 1 9 のカラーフィルタ層 C F の開孔部 C F H である第 1 の電極層 I T O 1 と第 2 の電極層 I T O 2 との接続部分の直上に位置する。遮光膜 B S の大きさはカラーフィルタ層 C F の開孔部 C F H と同等とするのが望ましいが、それより多少の大きくても、あるいは小さくてもよい。

【 0 0 3 6 】

本実施例によれば、画素の開口率は若干低下するが、開孔部 C F H を透過する光 L を遮断することで色相低下を抑制し、コントラストの向上を図ることができる。

、高精細の画像表示装置に好適である。本実施例の他の効果は本発明の第 2 実施例と同様である。

【 0 0 3 7 】

図 2 4 は本発明による液晶表示装置の全体構成の一例を説明する展開斜視図である。また、図 2 5 は図 2 4 の E - E' 線に相当する位置で切断した断面図である。図 2 4 中、参照符号 P N L は液晶パネルを示し、前記実施例において説明したアクティブ・マトリクス S U B 1 と対向基板 S U B 2 の貼り合わせたものの表裏にそれぞれ偏光板（図示せず）を貼付して構成されている。また、この液晶パネル P N L の周縁には画素を構成する薄膜トランジスタに表示データや走査信号を供給するための駆動回路チップ D I C が搭載されている。

【 0 0 3 8 】

また、参照符号 O P S はプリズムシートや拡散シートからなる光学シート、G L B は導光板、R F S は反射シート、M D L はモールドフレーム、S H D はシルドフレーム、C F L は導光板 G L B と共にバックライトを構成する冷陰極蛍光ランプ、R F S は反射板である。また、参照符号 F P C 1、F P C 2 は駆動回路チップ D I C 等に表示のためのデータやタイミング信号を供給するためのフレキシブルプリント基板、L P C はランプケーブルを示す。

【 0 0 3 9 】

導光板 G L B はモールドフレーム M D L の内側に設置され、その下側には反射板 R F S が設けられている。導光板 G L B の液晶パネル P N L 側にはプリズムシートや拡散シートからなる光学シート O P S が重ね合わされてモールドフレーム M D L に收容されている。そして、導光板 G L B のの両側の側縁に沿って冷陰極蛍光ランプ C F L が配置されている。

【 0 0 4 0 】

なお、図 2 5 には駆動回路チップ D I C やフレキシブルプリント基板 F P C 1、F P C 2 等は図示を省略してある。このような構成とした液晶表示装置において、液晶パネル P N L は導光板 G L B、冷陰極蛍光ランプ C F L、ランプ反射シート L F S 等で構成されたバックライトからの光で照明され、当該液晶パネル P N L に形成された電子潜像を可視化する。

【 0 0 4 1 】

図 2 6 は本発明の液晶表示装置を構成する液晶表示装置の回路構成を簡略に説明するブロック図である。図中、参照符号 A R は液晶パネルの有効表示領域を示し、この有効表示領域 A R において前記した第 1 の基板 S U B 1 の内面にゲート線（走査線）G L、ドレイン線（データ線）G L、共通電極線 C L、薄膜トランジスタ T F T、カラーフィルタ層 C F、画素電極（I T O 2）等が形成されている。走査線 G L とデータ線 G L の交差部分に画素選択用の薄膜トランジスタ T F T が形成されている（図示せず）。共通電極線 C L は前記した第 1 の基板（対向基板 S U B 2）の内面に形成された共通電極に共通電位を供給するものであり、アクティブ・マトリクス基板 S U B 1 側から端子 V c o m を介して体好基板 S U B 2 側に接続される。

【 0 0 4 2 】

走査線 G L は走査回路 G D R で駆動され、データ線 G L にはデータ線駆動回路 D D R から表示データが供給される。コントローラ C T L は外部信号源 S S C から入力する表示信号に基づいて表示データやタイミング信号などの制御信号を生成する。表示データはデータ線駆動回路 D D R に与えられ、制御信号は走査回路 G D R に印加される。電源回路 P W U は液晶表示装置に必要なとれる各種の電圧を生成する。

【 0 0 4 3 】

図 2 7 は本発明の液晶表示装置を適用した電子機器の一例であるテレビ受像機の外觀図である。このテレビ受像機は表示部 D S P とスタンド部 S T D で構成され、比較的大サイズの画面を有する液晶パネル P N L を有する液晶表示装置が表示部 D S P に実装される。液晶表示装置の画面となる液晶パネル P N L の有効表示領域は表示部に露呈されている。このテレビ受像機の表示部に本発明の液晶表示装置を実装することで、高品質、高信頼性の画像表示装置を実現できる。

【 0 0 4 4 】

なお、本発明は、上記実施例のサイドエッジ型バックライトを用いた液晶表示装置に限らず、液晶表示装置の背面に直接複数の冷陰極蛍光ランプを配置した、所謂直下型のバックライト、あるいはバックライトやフロントライト等の補助照

明装置を備えた、あるいはこのような補助照明装置を備えない携帯電話機等の電子端末にも同様に適用できることは言うまでもない。

【 0 0 4 5 】

【発明の効果】

以上説明したように、本発明によれば、従来のカラーフィルタ分離型のアクティブ・マトリクス基板の製造工程を変更することなくカラーフィルタ一体型アクティブ・マトリクス基板を用いた高品質の液晶表示装置を提供することができる。

【図面の簡単な説明】

【図 1】

本発明の液晶表示装置を構成する画素部の平面図である。

【図 2】

図 1 の A - A' 線で切断した断面図である。

【図 3】

図 1 の B - B' 線で切断した断面図である。

【図 4】

図 1 の C - C' 線で切断した断面図である。

【図 5】

図 1 の D - D' 線で切断した断面図である。

【図 6】

本発明の第 2 実施例を説明する図 1 と同様の画素部の平面図である。

【図 7】

図 6 の A - A' 線で切断した断面図である。

【図 8】

図 6 の B - B' 線で切断した断面図である。

【図 9】

図 6 の C - C' 線で切断した断面図である。

【図 1 0】

図 6 の D - D' 線で切断した断面図である。

【図 1 1】

本発明の第 3 実施例を説明する図 1 および図 2 と同様の画素部の平面図である。

【図 1 2】

本発明の第 4 実施例を説明する画素部の平面図である。

【図 1 3】

本発明の第 5 実施例を説明する画素部の平面図である。

【図 1 4】

本発明の第 6 実施例を説明する画素部の平面図である。

【図 1 5】

図 1 4 の A - A' 線で切断した断面図である。

【図 1 6】

図 1 4 の B - B' 線で切断した断面図である。

【図 1 7】

図 1 4 の C - C' 線で切断した断面図である。

【図 1 8】

図 1 4 の D - D' 線で切断した断面図である。

【図 1 9】

本発明の第 7 実施例を説明する画素部の平面図である。

【図 2 0】

図 1 9 の A - A' 線で切断した断面図である。

【図 2 1】

図 1 9 の B - B' 線で切断した断面図である。

【図 2 2】

図 1 9 の C - C' 線で切断した断面図である。

【図 2 3】

図 1 9 の D - D' 線で切断した断面図である。

【図 2 4】

本発明による液晶表示装置の全体構成の一例を説明する展開斜視図である。

【図 25】

図 24 の E-E' 線に相当する位置で切断した断面図である。

【図 26】

本発明の液晶表示装置を構成する液晶表示装置の回路構成を簡略に説明するブロック図である。

【図 27】

本発明の液晶表示装置を適用した電子機器の一例であるテレビ受像機の外觀図である。

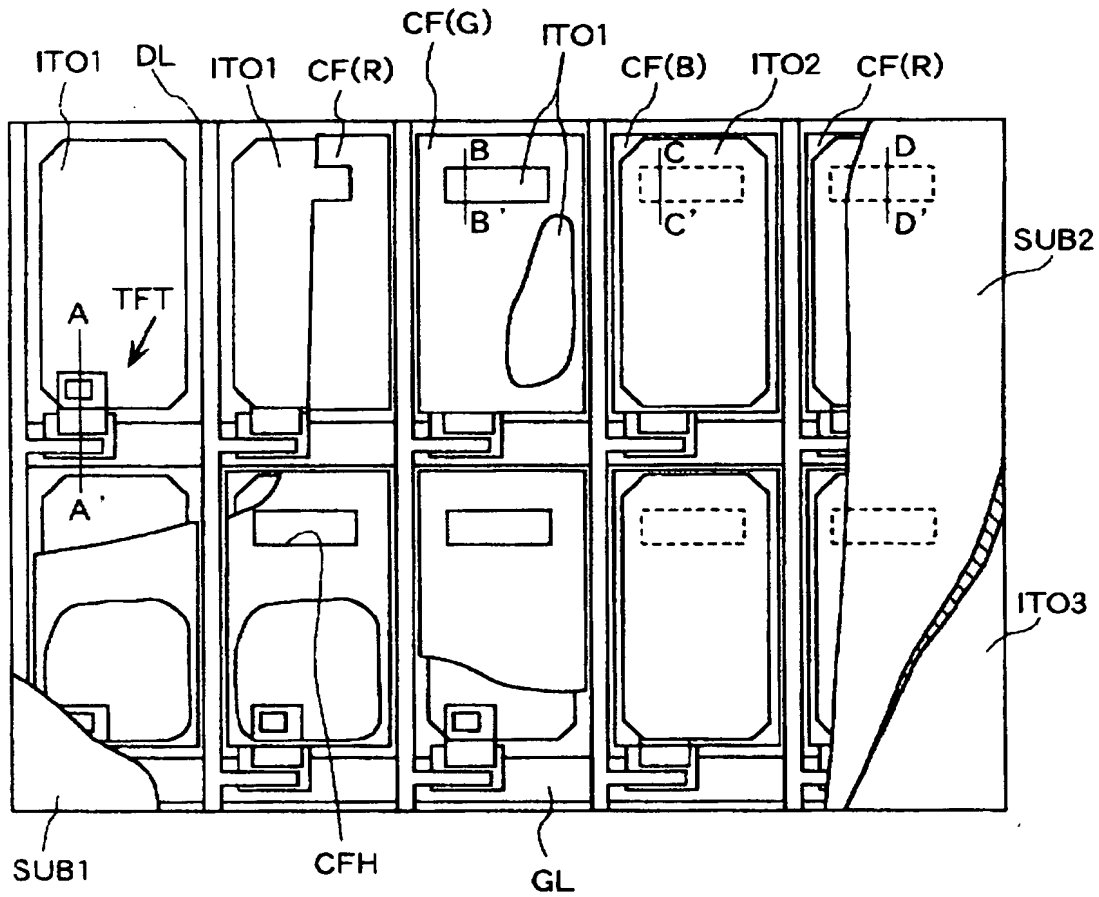
【符号の説明】

SUB1・・・第1基板（アクティブ・マトリクス基板）、DL・・・データ線（ドレイン線）、GL・・・走査線（ゲート線）、TFT・・・薄膜トランジスタ、SUB2・・・対向基板、IN1・・・第1の絶縁層、IN2・・・第2の絶縁層、SI・・・半導体層、SD1・・・ソース電極、SD2・・・ドレイン電極、TH・・・コンタクトホール、ITO1・・・第1の電極層、ITO2・・・第2の電極層、CF（CF（R），CF（G），CF（B））・・・カラーフィルタ層、CFH・・・開孔部、ITO3・・・共通電極。

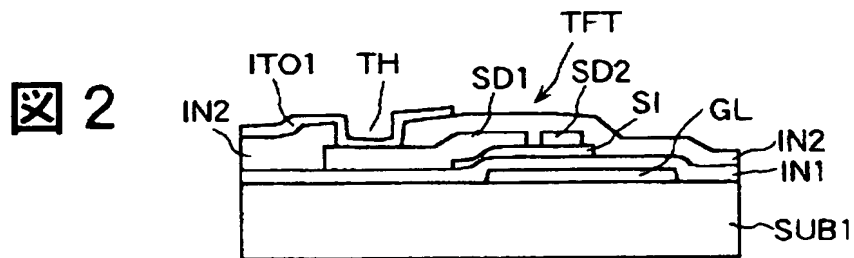
【書類名】 図面

【図 1】

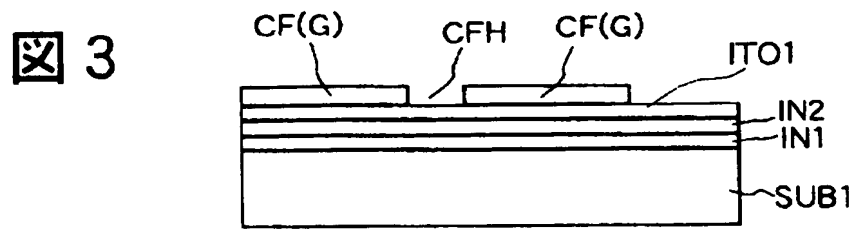
図 1



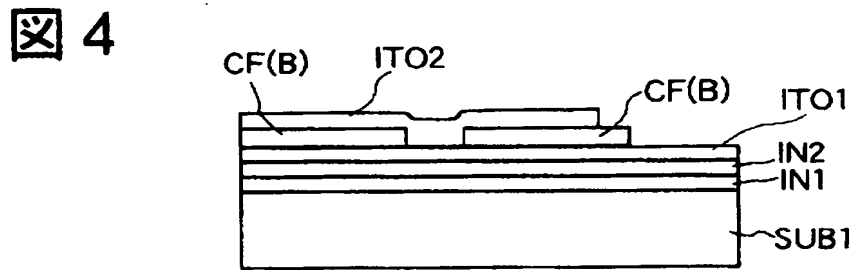
【図 2】



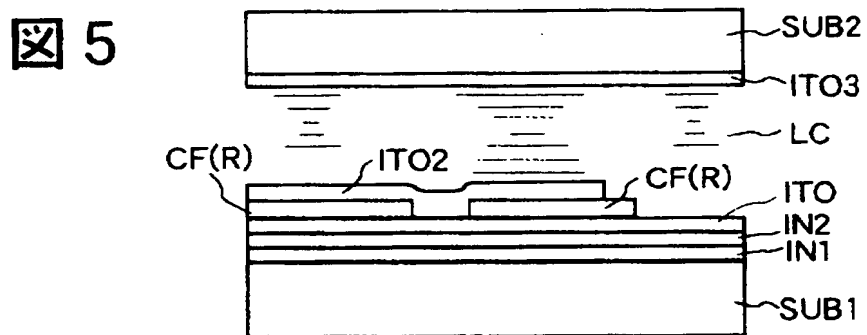
【図 3】



【図 4】

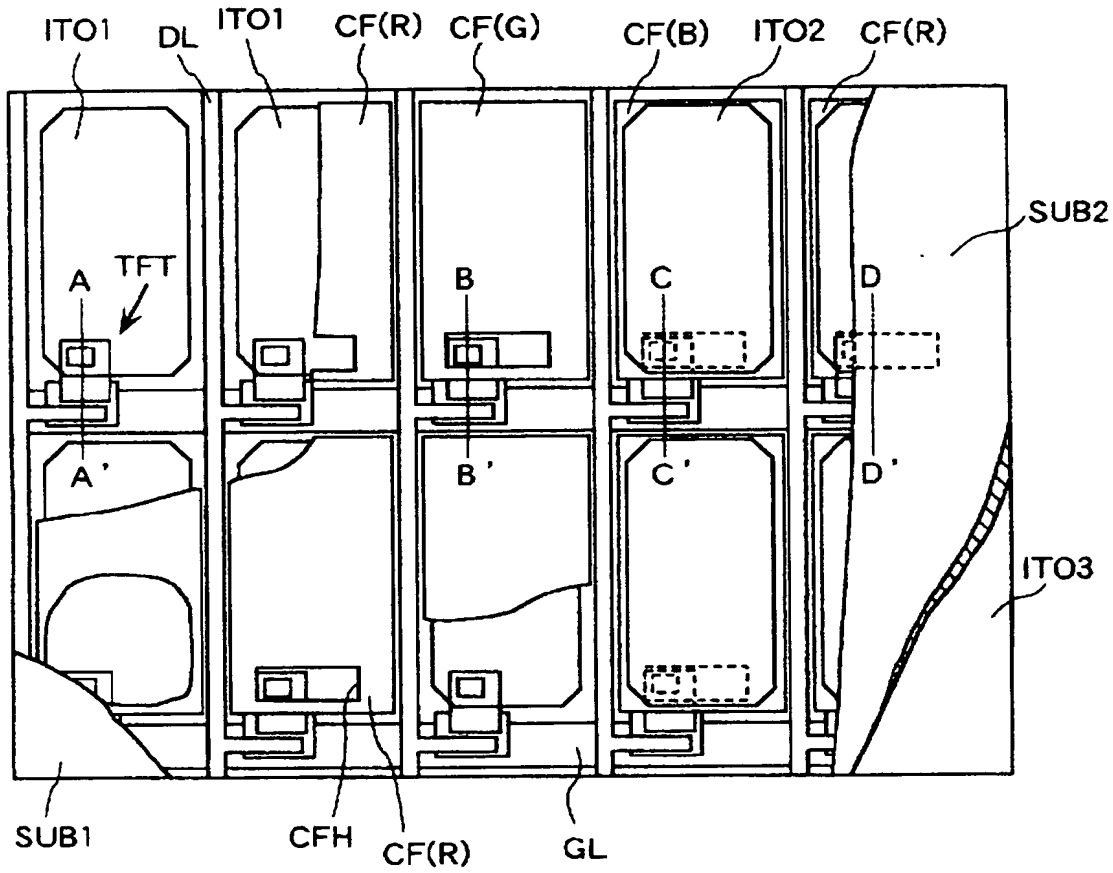


【図 5】



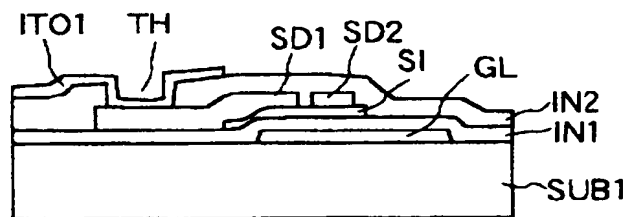
【図 6】

図 6



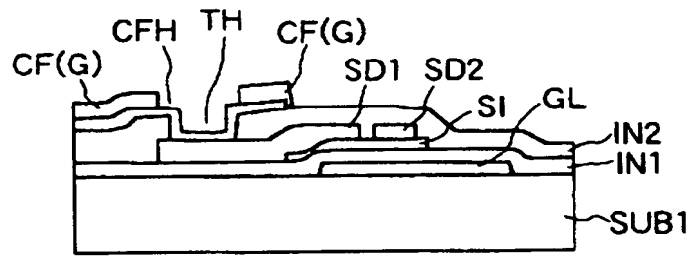
【図 7】

図 7



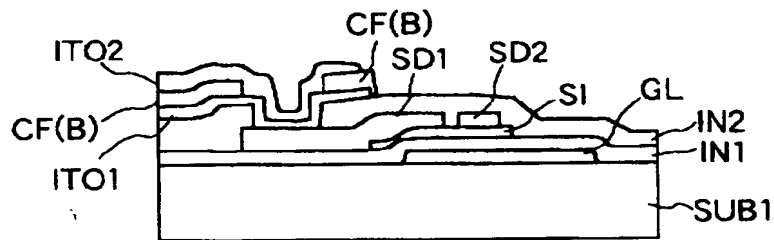
【図 8】

図 8



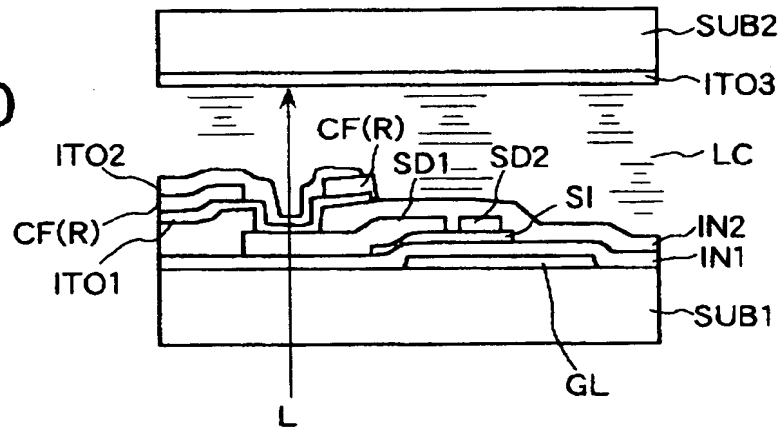
【図 9】

図 9



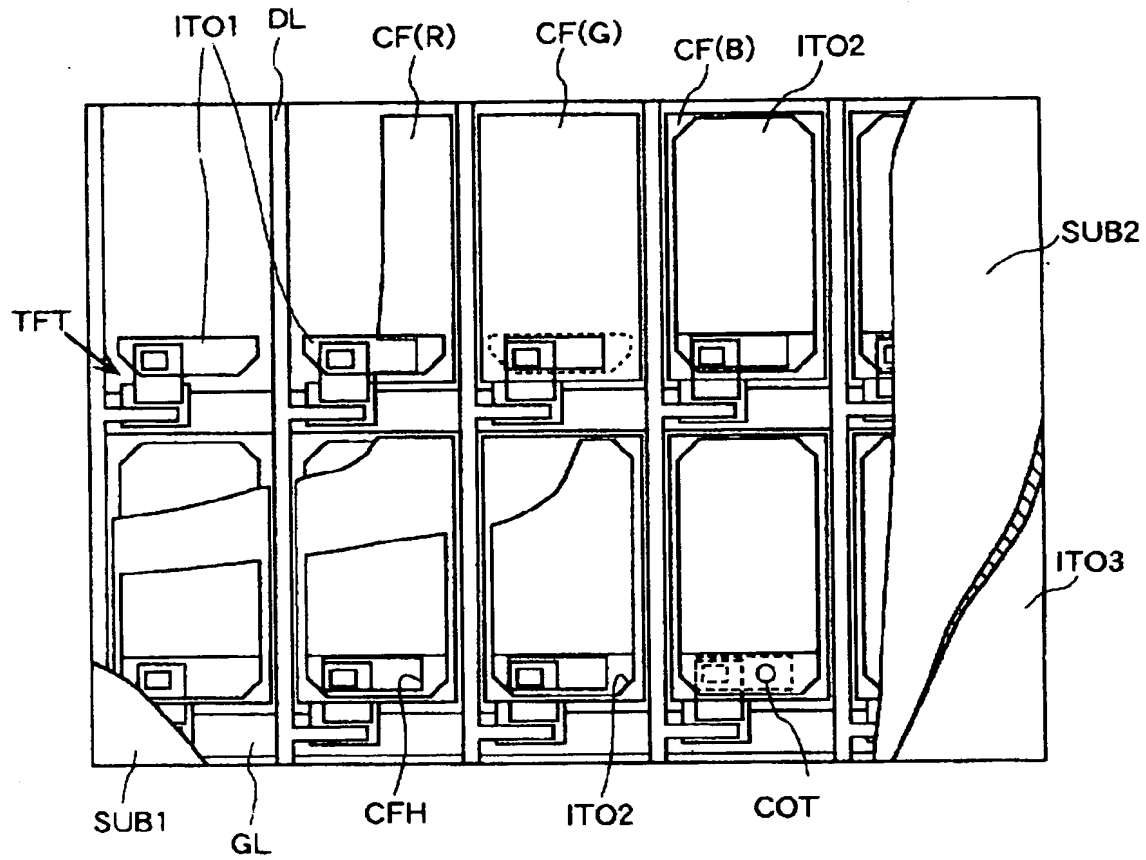
【図 10】

図 10



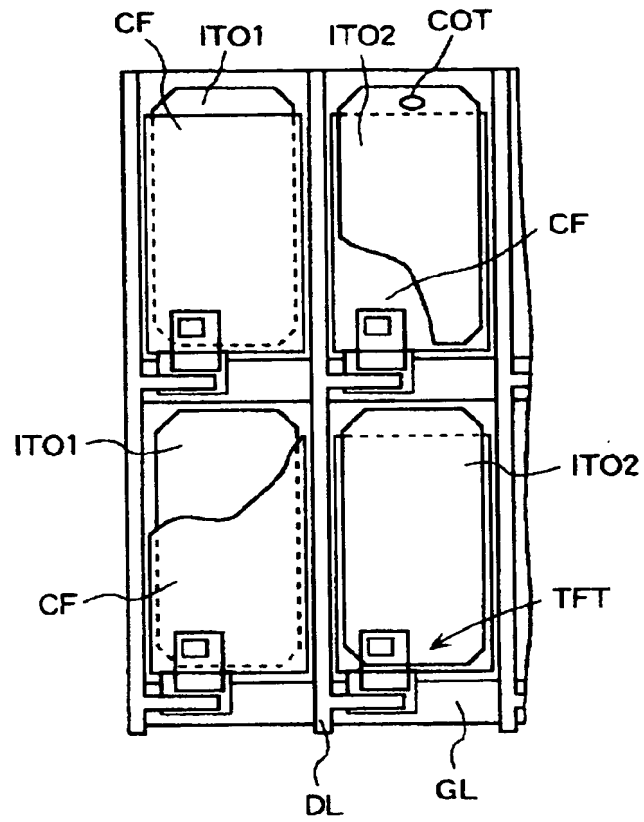
【図11】

図 1 1



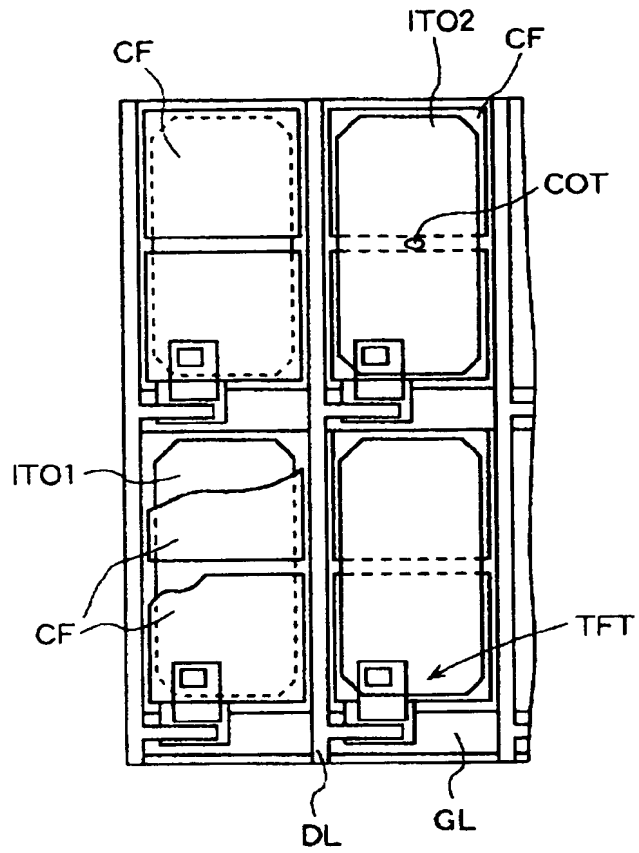
【図 12】

図 12



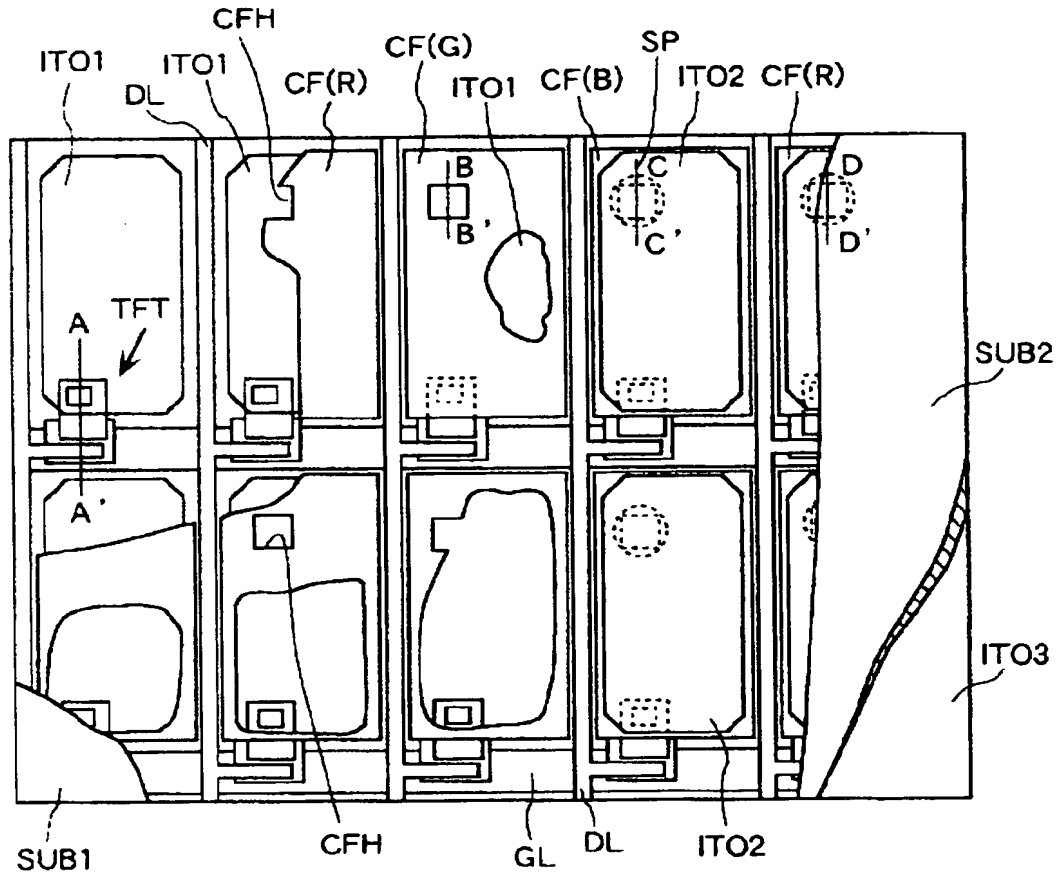
【図13】

図 13



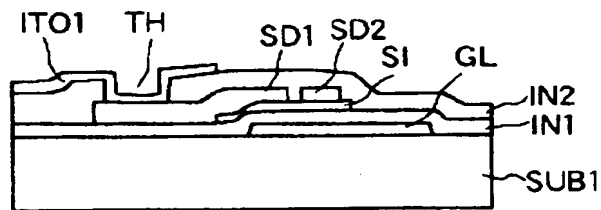
【図14】

図 1 4



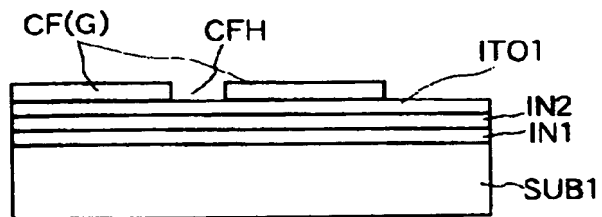
【図15】

図 1 5



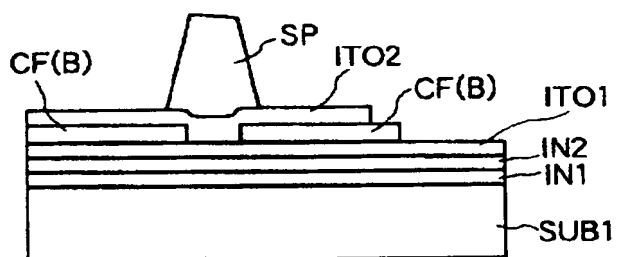
【図16】

図 1 6



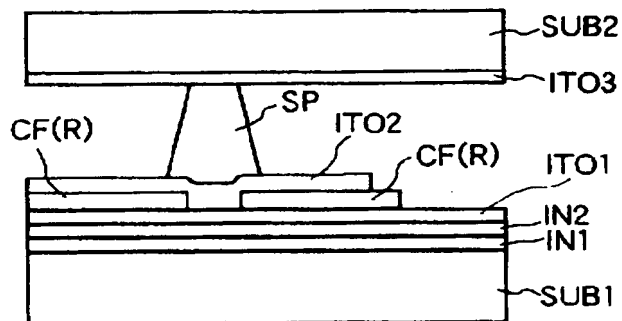
【図17】

図 1 7



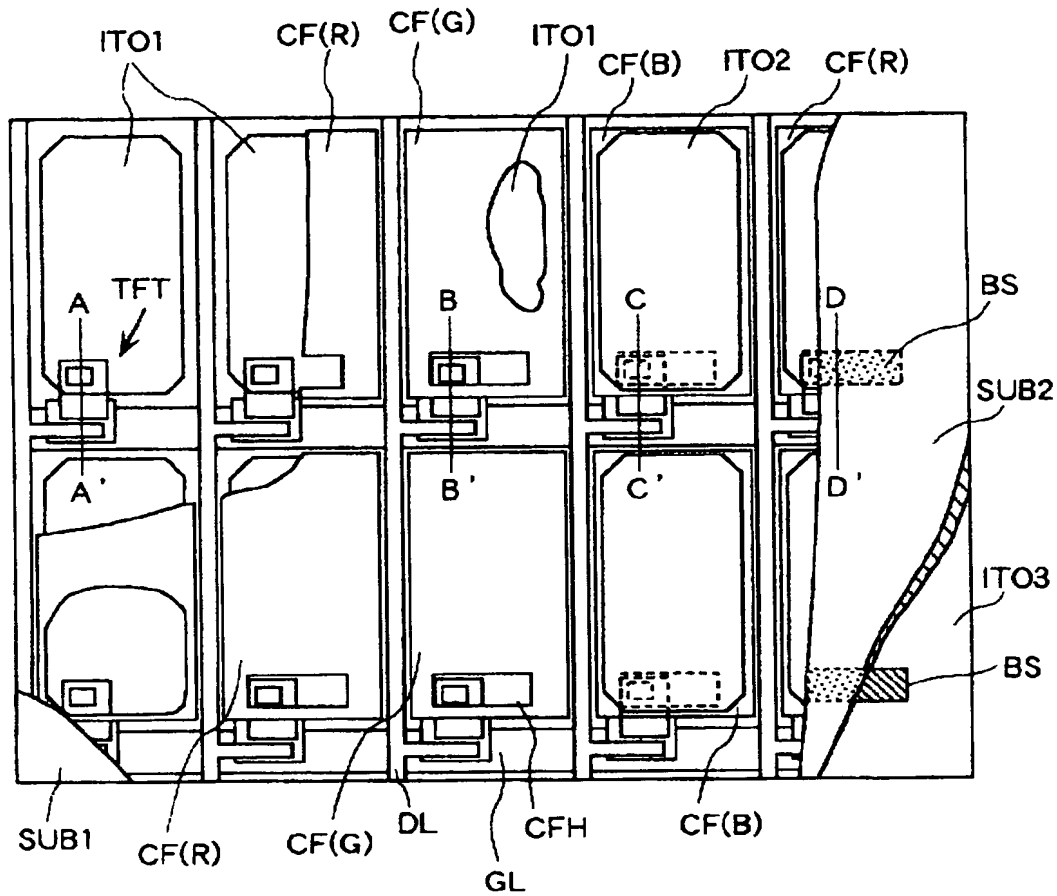
【図18】

図 1 8



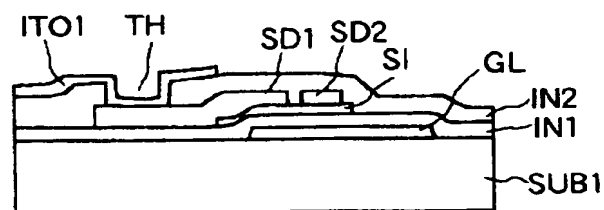
【図 19】

図 19



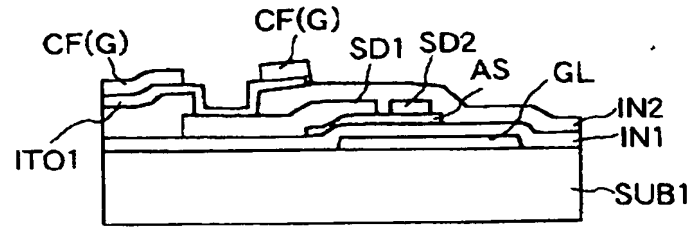
【図 20】

図 20



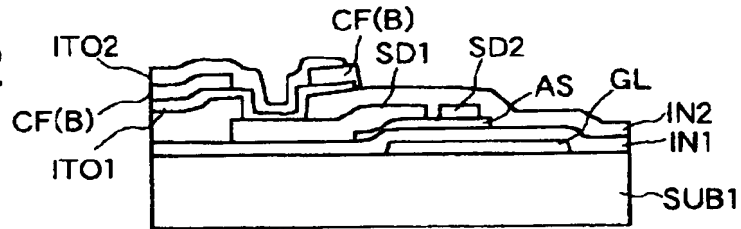
【図 2 1】

図 2 1



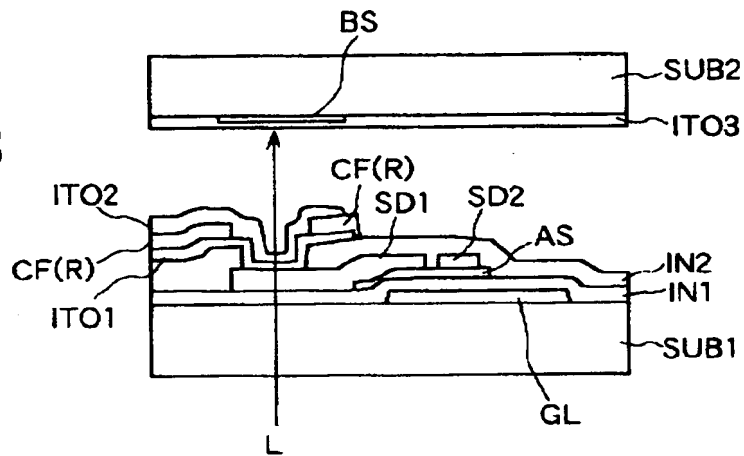
【図 2 2】

図 2 2

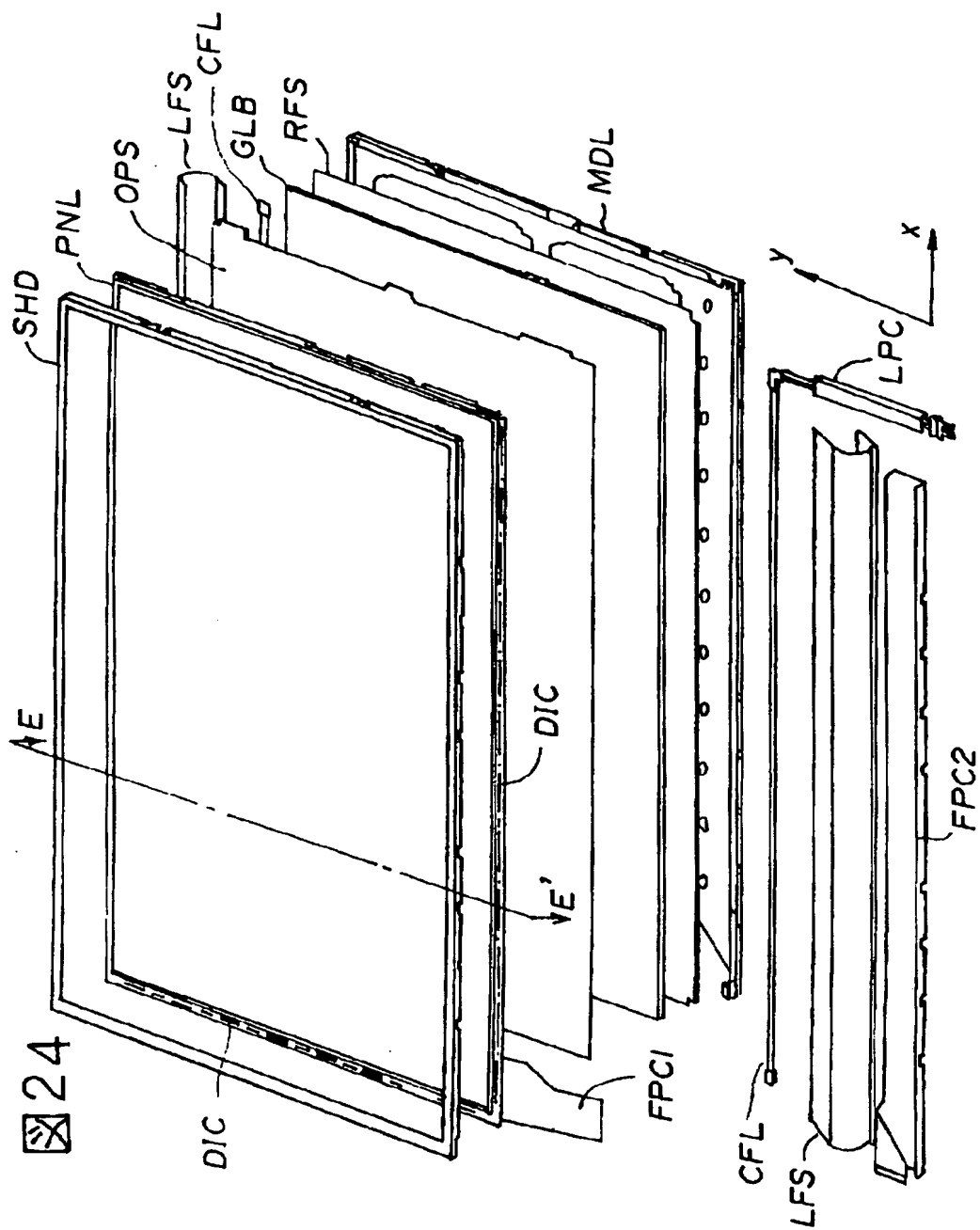


【図 2 3】

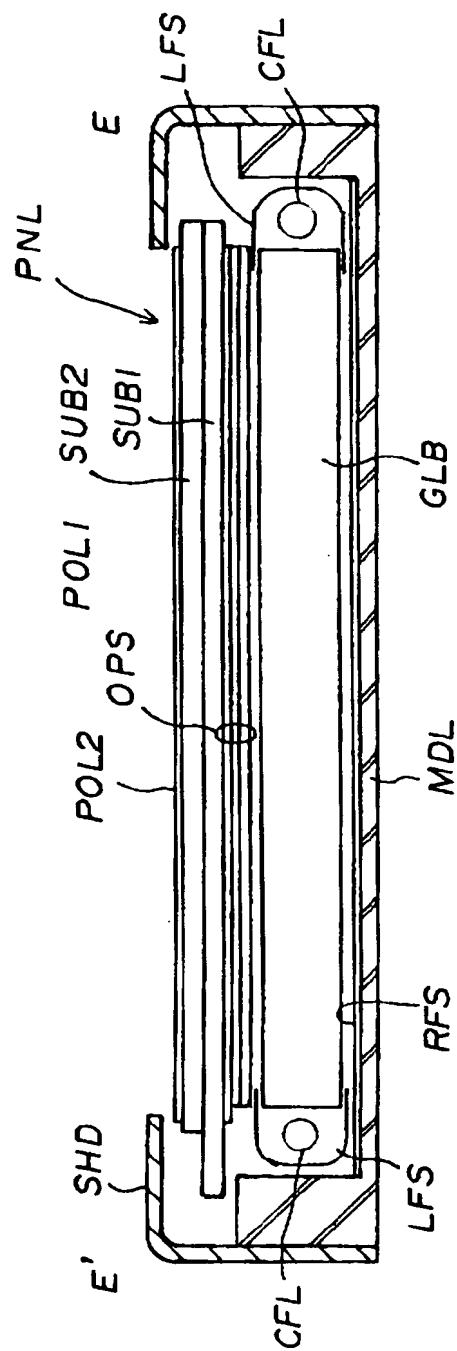
図 2 3



【図24】

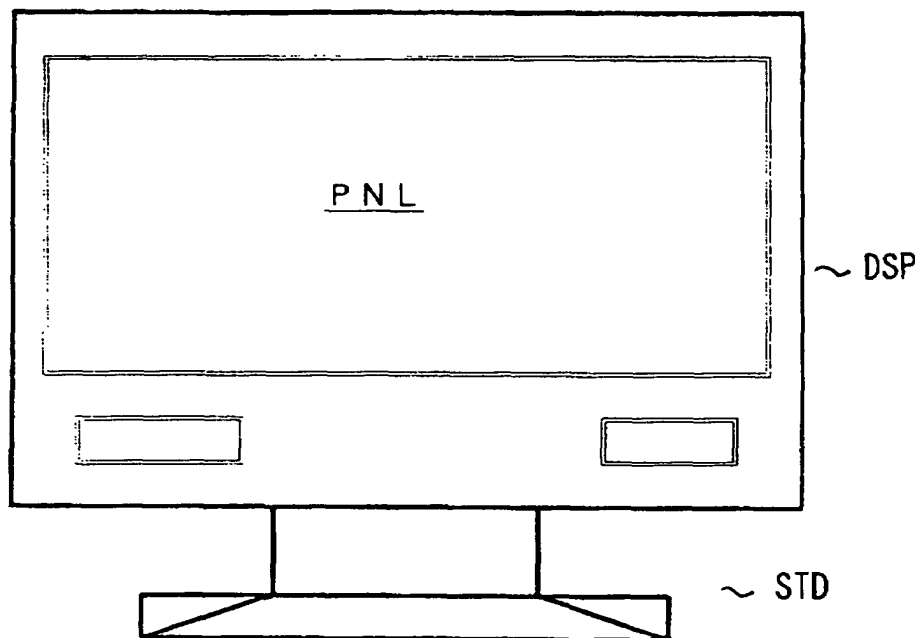


【図 25】



【図 2 7】

図 2 7



【書類名】 要約書

【要約】

【課題】 従来の製造工程を変更することなくカラーフィルター一体型アクティブ・マトリクス基板を得る。

【解決手段】 第 1 基板 SUB 1 の画素領域に、アクティブ素子 TFT の駆動出力端子（1）に電氣的に接続した第 1 の電極層 ITO 1 を設け、画素領域内に開孔部 CFH を有するカラーフィルタ層 CF を形成する。このカラーフィルタ層 CF を覆って画素電極となる第 2 の電極層 ITO 2 を形成して両者を電氣的に接続する。

【選択図】 図 1

【書類名】 出願人名義変更届（一般承継）
【あて先】 特許庁長官 殿
【事件の表示】
 【出願番号】 特願2002-205768
【承継人】
 【識別番号】 502356528
 【氏名又は名称】 株式会社日立ディスプレイズ
【承継人代理人】
 【識別番号】 100093506
 【弁理士】
 【氏名又は名称】 小野寺 洋二
【提出物件の目録】
 【包括委任状番号】 0214237
 【物件名】 承継人であることを証する書面 1
 【援用の表示】 特願2002-220607号
【ブルーフの要否】 要

認定・付加情報

特許出願の番号	特願 2002-205768
受付番号	50300132288
書類名	出願人名義変更届（一般承継）
担当官	森吉 美智枝 7577
作成日	平成15年 5月23日

<認定情報・付加情報>

【提出日】	平成15年 1月28日
-------	-------------

出 願 人 履 歴 情 報

識別番号 [000005108]

1. 変更年月日 1990年 8月31日
[変更理由] 新規登録
住 所 東京都千代田区神田駿河台4丁目6番地
氏 名 株式会社日立製作所

出 願 人 履 歴 情 報

識別番号 [502356528]

1. 変更年月日	2002年10月 1日
[変更理由]	新規登録
住 所	千葉県茂原市早野3300番地
氏 名	株式会社 日立ディスプレイズ